

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

862.C2173



4 / Priority Doc
e. usillo
2-7-02
PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:)	
	:	Examiner: Unassigned
Yasuhiro SHIMADA, et al.)	
	:	Group Art Unit: 2881
Application No.: 09/819,906)	
	:	
Filed: March 29, 2001)	
	:	
For: ELECTRON OPTICAL SYSTEM)	July 20, 2001
ARRAY, METHOD OF	:	
MANUFACTURING THE SAME,)	
CHARGED-PARTICLE BEAM	:	
EXPOSURE APPARATUS, AND)	
DEVICE MANUFACTURING	:	
METHOD)	

Commissioner for Patents
Washington, D.C. 20231

CLAIM TO PRIORITY

Sir:

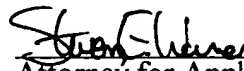
Applicants hereby claim priority under the International Convention and all rights to which they are entitled under 35 U.S.C. § 119 based upon the following Japanese Priority Applications:

JAPAN	2001-074737	March 15, 2001
JAPAN	2000-097066	March 31, 2000

Certified copies of the priority documents are enclosed.

Applicants' undersigned attorney may be reached in our Washington, D.C. office by telephone at (202) 530-1010 All correspondence should continue to be directed to our address given below.

Respectfully submitted,



Attorney for Applicants
Steven E. Warner
Registration No. 33,326

FITZPATRICK, CELLA, HARPER & SCINTO
30 Rockefeller Plaza
New York, New York 10112-3801
Facsimile: (212) 218-2200

SEW/dc

DC_MAIN 65879 v 1

(translation of the front page of the priority document of
Japanese Patent Application No. 2000-097066)



PATENT OFFICE
JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy of the
following application as filed with this Office.

Date of Application: March 31, 2000

Application Number : Patent Application 2000-097066

Applicant(s) : Canon Kabushiki Kaisha

April 20 2001

Commissioner,
Patent Office

Kouzo OIKAWA

Certification Number 2001-3033120

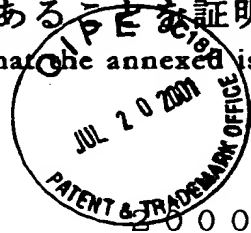
日本国特許庁
JAPAN PATENT OFFICE09/819,906
Yasuhiro Shimada
March 29, 2001

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:



2000年 3月31日

出願番号

Application Number:

特願2000-097066

出願人

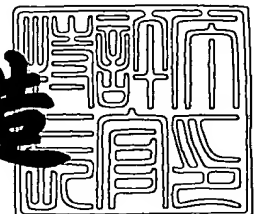
Applicant(s):

キヤノン株式会社

2001年 4月20日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3033120

【書類名】 特許願

【整理番号】 4167015

【提出日】 平成12年 3月31日

【あて先】 特許庁長官 近藤 隆彦 殿

【国際特許分類】 H01L 21/027
G03F 7/21
G21K 5/04

【発明の名称】 電子光学系アレイとこの作製方法、荷電粒子線露光装置
ならびにデバイス製造方法

【請求項の数】 12

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号キャノン株式会社
内

【氏名】 島田 康弘

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号キャノン株式会社
内

【氏名】 前原 広

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号キャノン株式会社
内

【氏名】 八木 隆行

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号キャノン株式会社
内

【氏名】 小野 治人

【特許出願人】

【識別番号】 000001007

【住所又は居所】 東京都大田区下丸子3丁目30番2号

【氏名又は名称】 キヤノン株式会社

【代表者】 御手洗 富士夫

【電話番号】 03-3758-2111

【代理人】

【識別番号】 100090538

【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会社
内

【弁理士】

【氏名又は名称】 西山 恵三

【電話番号】 03-3758-2111

【選任した代理人】

【識別番号】 100096965

【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会
社内

【弁理士】

【氏名又は名称】 内尾 裕一

【電話番号】 03-3758-2111

【選任した代理人】

【識別番号】 100110009

【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会
社内

【弁理士】

【氏名又は名称】 青木 康

【電話番号】 03-3758-2111

【手数料の表示】

【予納台帳番号】 011224

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

特 2 0 0 0 - 0 9 7 0 6 6

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9908388

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子光学系アレイとこの作製方法、荷電粒子線露光装置ならびにデバイス製造方法

【特許請求の範囲】

【請求項 1】 複数の貫通孔が形成された基板と、該基板の表面に形成された絶縁層と、該絶縁層の上に形成された電極とを有し、該電極は、前記複数それぞれの貫通孔の側面及び該貫通孔近傍の基板面に形成されていることを特徴とする電子光学系アレイ用の電極素子。

【請求項 2】 それぞれが複数の開口を備え、順に積層された上電極素子、中間電極素子、下電極素子を備えた電子光学系アレイであって、前記電極素子の少なくとも 1 つは複数の貫通孔が形成された基板と、該基板の表面に形成された絶縁層と、該絶縁層の上に形成された電極とを有し、該電極は、前記複数それぞれの貫通孔の側面及び該貫通孔近傍の基板面に形成されていることを特徴とする電子光学系アレイ。

【請求項 3】 前記複数の貫通孔をいくつかのグループに分割して各グループに含まれる電極同士を結線した分割配線を有する請求項 1 記載の電極素子、又は請求項 2 記載の電子光学系アレイ。

【請求項 4】 前記上電極と中間電極の間、ならびに前記下電極と中間電極の間にそれぞれシールド電極を有することを特徴とする請求項 2 記載の電子光学系アレイ。

【請求項 5】 請求項 1 記載の電極素子の作製方法であって、基板を用意する工程と、前記基板に貫通孔を形成する工程と、該貫通孔を含む領域に絶縁体を形成する工程と、その後に該絶縁体の上に電極を形成する工程とを有することを特徴とする電子光学系アレイ用の電極素子の作製方法。

【請求項 6】 前記基板はシリコン基板であり、高密度プラズマを用いたドライエッチングにより前記貫通穴を形成することを特徴とする請求項 5 記載の作製方法。

【請求項 7】 荷電粒子線を放射する荷電粒子源と、前記荷電粒子源の中間像を複数形成する請求項 2～4 のいずれか記載の電子光学系アレイを含む補正電

子光学系と、前記複数の中間像をウエハに縮小投影する投影電子光学系と、前記ウエハに投影される前記複数の中間像がウエハ上で移動するように偏向する偏向器とを有することを特徴とする荷電粒子線露光装置。

【請求項 8】 請求項 7 記載の露光装置を含む各種プロセス用の製造装置群を半導体製造工場に設置する工程と、該製造装置群を用いて複数のプロセスによって半導体デバイスを製造する工程とを有することを特徴とするデバイス製造方法。

【請求項 9】 前記製造装置群をローカルエリアネットワークで接続する工程と、前記ローカルエリアネットワークと前記半導体製造工場外の外部ネットワークとの間で、前記製造装置群の少なくとも 1 台に関する情報をデータ通信する工程とをさらに有する請求項 8 記載のデバイス製造方法。

【請求項 10】 前記露光装置のベンダーもしくはユーザーが提供するデータベースに前記外部ネットワークを介してアクセスしてデータ通信によって前記製造装置の保守情報を得る、もしくは前記半導体製造工場とは別の半導体製造工場との間で前記外部ネットワークを介してデータ通信して生産管理を行う請求項 9 記載のデバイス製造方法。

【請求項 11】 請求項 7 記載の露光装置を含む各種プロセス用の製造装置群と、該製造装置群を接続するローカルエリアネットワークと、該ローカルエリアネットワークから工場外の外部ネットワークにアクセス可能にするゲートウェイを有し、前記製造装置群の少なくとも 1 台に関する情報をデータ通信することを可能にした半導体製造工場。

【請求項 12】 半導体製造工場に設置された請求項 9 記載の露光装置の保守方法であって、前記露光装置のベンダーもしくはユーザーが、半導体製造工場の外部ネットワークに接続された保守データベースを提供する工程と、前記半導体製造工場内から前記外部ネットワークを介して前記保守データベースへのアクセスを許可する工程と、前記保守データベースに蓄積される保守情報を前記外部ネットワークを介して半導体製造工場側に送信する工程とを有することを特徴とする露光装置の保守方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、電子ビーム等の荷電粒子線を用いた露光装置に使用される電子光学系の技術分野に属し、特に複数の電子光学系をアレイにした電子光学系アレイに関するものである。

【 0 0 0 2 】

【従来の技術】

半導体デバイスの生産において、電子ビーム露光技術は $0.1\mu\text{m}$ 以下の微細パターン露光を可能とするリソグラフィの有力候補として脚光を浴びており、いくつかの方式がある。例えば、いわゆる一筆書きでパターンを描画する可変矩形ビーム方式がある。しかしこれはスループットが低く量産用露光機としては課題が多い。スループットの向上を図るものとして、ステンシルマスクに形成したパターンを縮小転写する図形一括露光方式が提案されている。この方式は、繰り返しの多い単純パターンには有利であるが、ロジック配線層等のランダムパターンではスループットの点で課題が多く、実用化に際して生産性向上の妨げが大きい。

【 0 0 0 3 】

これに対して、マスクを用いずに複数本の電子ビームで同時にパターンを描画するマルチビームシステムの提案がなされており、物理的なマスク作製や交換をなくし、実用化に向けて多くの利点を備えている。電子ビームをマルチ化する上で重要となるのが、これに使用する電子レンズのアレイ数である。電子ビーム露光装置の内部に配置できる電子レンズのアレイ数によりビーム数が決まり、スループットを決定する大きな要因となる。このため電子レンズの性能を高めながら且つ如何に小型化できるかが、マルチビーム型露光装置の性能向上のカギのひとつとなる。

【 0 0 0 4 】

電子レンズには電磁型と静電型があり、静電型の電子レンズは磁界型の電子レンズに比べて、コイルコア等を設ける必要がなく構成が容易であり小型化に有利となる。ここで静電型の電子レンズ（静電レンズ）の小型化に関する主な従来技

術を以下に示す。

【 0 0 0 5 】

United States Patent (USP) No. 4,419,580は、S i 基板に2次元配置した電子レンズを提案するもので、V溝と円筒形のスペーサにより電極間のアライメントを行う。K.Y. Lee等 (J.Vac.Sci.Technol.B12(6) Nov/Dec 1994 pp3425-3430) は、陽極接合法を利用してS i とパイレックスガラスが複数積層に接合された構造体を開示するもので、高精度にアライメントされたマイクロカラム用電子レンズを提供する。

【 0 0 0 6 】

【発明が解決しようとする課題】

しかしながら、上記USP 4,419,580に開示されたものは、どのように電極の配線を行うのかが明らかでなく、このまま実施することは難しい。一方、上記K.Y. Lee等が開示されるものは、ガラスを介して接合するため、電極間のギャップを小さくするのが難しいという解決すべき課題を有する。

【 0 0 0 7 】

本発明は、上記従来技術の課題を認識することを出発点とするもので、その改良を主目的とする。具体的な目的のひとつは、小型化、高精度化、信頼性といった各種条件を高いレベルで実現した電子光学系アレイの提供である。さらには、これを用いた高精度な露光装置、生産性に優れたデバイス製造方法、半導体デバイス生産工場などを提供することを目的とする。

【 0 0 0 8 】

【課題を解決するための手段】

上記目的を達成する本発明の好ましいひとつの形態は、複数の貫通孔が形成された基板と、該基板の表面に形成された絶縁層と、該絶縁層の上に形成された電極とを有し、該電極は、前記複数それぞれの貫通孔の側面及び該貫通孔近傍の基板面に形成されていることを特徴とする電子光学系アレイ用の電極素子である。

【 0 0 0 9 】

本発明の別の形態は、それぞれが複数の開口を備え、順に積層された上電極素子、中間電極素子、下電極素子を備えた電子光学系アレイであって、前記電極素

子の少なくとも1つは複数の貫通孔が形成された基板と、該基板の表面に形成された絶縁層と、該絶縁層の上に形成された電極とを有し、該電極は、前記複数それぞれの貫通孔の側面及び該貫通孔近傍の基板面に形成されていることを特徴とする。

【0010】

本発明のさらに別の形態は、上記電極素子の作製方法であって、基板を用意する工程と、前記基板に貫通孔を形成する工程と、該貫通孔を含む領域に絶縁体を形成する工程と、その後に該絶縁体の上に電極を形成する工程とを有することを特徴とする。

【0011】

本発明のさらに別の形態は、荷電粒子線を放射する荷電粒子源と、前記荷電粒子源の中間像を複数形成する上記の電子光学系アレイを含む補正電子光学系と、前記複数の中間像をウエハに縮小投影する投影電子光学系と、前記ウエハに投影される前記複数の中間像がウエハ上で移動するように偏向する偏向器とを有することを特徴とする荷電粒子線露光装置である。

【0012】

本発明のさらに別の形態は、上記の露光装置を含む各種プロセス用の製造装置群を半導体製造工場に設置する工程と、該製造装置群を用いて複数のプロセスによって半導体デバイスを製造する工程とを有することを特徴とするデバイス製造方法である。

【0013】

【発明の実施の形態】

本発明の実施例の電子光学アレイを図1を用いて説明する。大きくは、上電極素子1、中間電極素子2、および下電極素子3が積層され、それぞれの電極同士がスペーサ4を介して保持され、接着剤5で固定されている。スペーサ4としては例えばファイバが好適である。ここで中間電極素子2は、複数の貫通孔7が形成された基板と、該基板の表面に均一に形成された絶縁層9と、該絶縁層の上に形成された分割電極10とを有し、該分割電極10は、複数それぞれの貫通孔7の側面及び貫通孔近傍の基板面、ここでは両面に形成されている。この構造の詳細

細については後述する。なお本実施例においては、説明を簡便にするために1つの電極素子について3×3個の開口のみ示すが、実際にはそれ以上の多数（本実施例では8×8個）の開口を備えている。

【0014】

上記電子光学系アレイの作製方法を説明する。まず上電極1及び下電極3の作製方法を図2に示す。最初に、結晶方位が<100>のシリコンウェーハを用意し、マスク層として基板の両面に熱酸化法にて膜厚300nmのSiO₂を成膜する。その後、レジストプロセスとエッチングプロセスを経てパターニングし、後に電子線の光路になる部分のマスク層を除去する（図2（a））。次にチタン／銅をそれぞれ5nm／5μmの膜厚で連続蒸着した後、レジストプロセスとエッチングプロセスを経てパターニングし、電極層とアライメント溝を形成する。蒸着方法は、抵抗加熱または電子ビームによる蒸着法や、スパッタ法などを用いることが出来る。電極材料はこの他にチタン／金、チタン／白金などを用いてもかまわない（図2（b））。次に電極層上にメッキの鋳型となるレジストによるパターンを形成する。レジストは、エポキシ化ビスフェノールAオリゴマーを主成分とするSU-8（MicroChem.co）を用い、膜厚110μmに成膜する。露光は高圧水銀ランプを用いた密着型の露光装置を用い例えば60秒行う。また、露光後ホットプレート上85℃で30分間、露光後ベーク（PEB）を行う。基板を室温まで徐冷した後プロピレングリコールモノメチルエーテルアセテートで5分間現像し、メッキ用の鋳型パターンを形成する。用いるレジストはこの他にもポリビニルフェノールベースや環化ゴム系のネガ型レジストやノボラックベースのポジ型レジストを用いることもできる。特に厚膜が形成困難なレジスト材料の場合は複数回に分けて厚膜を形成してもかまわない（図2（c））。次に電気めっきにより、レジストの開口部にシールド電極を埋め込む。酸性銅メッキ液を用いて、メッキ液流速5L／分、電流密度7.5mA／cm²、液温28℃にて6時間40分電気めっきを行い膜厚100μmの銅パターンをレジストパターン間隙に埋め込む。次いで、80℃のN-メチルピロリドン（NMP）中でSU-8レジストを剥離し、IPAで洗浄、乾燥を行い、銅パターンを得る。この時、使用する金属は銅の他に金、白金などの非磁性体の材料を用いることができる（図

2 (d))。最後に、メッキ面をポリイミドを用いて保護し (不図示)、他方の面を 2 2 % のテトラメチルアンモニウムヒドロキシド水溶液を用い、9 0 ° C でシリコン基板のバックエッチングを行う。エッチングは、シリコンがエッチング除去され、マスク層が露出するまで行う。基板は水洗、乾燥を行い、ドライエッチング装置内でテトラフルオロメタンを用いて、シリコンのドライエッチング後に露出したマスク層をエッチング除去する。最後に、他方の面の保護をしたポリイミド膜をアッシングにより除去する (図 2 (e))。なお図 2 (f) は図 2 (e) の上面図である。

【 0 0 1 5 】

次に、中間電極 2 の作製方法を図 3 で説明する。最初に、基板 B として結晶方位が $\langle 1 0 0 \rangle$ のシリコンウェーハを用意する (図 3 (a))。1 0 0 μ m の厚さまで研磨した後、マスク層として基板の両面に熱酸化法にて膜厚 3 0 0 n m の SiO_2 を成膜し、レジストプロセスとエッチングプロセスを経てパターンニングし、後に開口及びアライメント溝となる部分のマスク層を除去する (図 3 (b))。次に高アスペクト比の加工のできる高密度プラズマを用いたドライエッチング装置を用いて、シリコンのエッチングを行い、複数の開口及びアライメント溝を形成する。この方法により基板面に垂直な円筒状の開口を精度良く形成することができる (図 3 (c))。熱酸化法により基板 B を覆うようにシリコン SiO_2 よりなる絶縁層を 3 0 0 n m 堆積させる (図 3 (d))。最後に、絶縁層の表面に発生核を形成した後、無電解メッキにより Au を 1 μ m 堆積させ、フォトリソグラフィの手法によりパターンニングし、分割配線を形成する (図 3 (e))。なお図 3 (f) は図 3 (e) の上面図である。

【 0 0 1 6 】

基板の両面に金属膜を形成する方法としては、上記の方法のほかに、両面からスパッタリングや真空蒸着法により金属を成膜する方法や、化学気相成長法を利用して金属膜を形成する方法を適用することが出来る。

【 0 0 1 7 】

以上のようにして作製した電極素子同士を位置合わせして接合する。手順としては、最初に上電極 1 と中間電極 2 を互いのアライメント溝にスペーサ 4 を挟ん

で結合し接着剤で固定する。次いで、これと下電極 3 とを同様にスペーサ 4 を挟んで結合して接着剤 5 で固定する。スペーサの外形寸法が電極間間隔が決定される。接着剤としては真空中での脱ガスの少ないものを選択する。

【0018】

図 4 は電子光学系アレイの別の形態を示す。上電極 11 と中間電極 12 の間に上シールド電極 14 を配し、中間電極 12 と下電極 13 の間に下シールド電極 15 を配し、各電極同士をスペーサ 16 を介して積層し、接着剤 17 で固定したものである。

【0019】

図 5 は上電極 11 と下電極 13 の作製方法を説明する図である。最初に、不純物のドーピングにより導電性を付与した、結晶方位が $\langle 100 \rangle$ のシリコンウエハを用意し、マスク層として基板の両面に熱酸化法にて膜厚 300 nm の SiO_2 を成膜した後、フォトリソグラフィーとエッチングプロセスを経てパターンニングし、裏面のマスク層の一部を除去する。なお不純物のドーピング以外に、表面に金属等の導電性材料を成膜しても同様の効果を得ることができる（図 5 (a)）。次に 22% のテトラメチルアンモニウムヒドロキシド水溶液を用い、90℃ でシリコン基板が 20 μm の厚さになるまで裏面からエッチングを行う（図 5 (b)）。フォトリソグラフィーと、ドライエッチングプロセスを用いて表面のマスク層とシリコン基板をエッチングし、複数の開口を形成する（図 5 (c)）。最後にフッ酸とフッ化アンモニウムの混合水溶液を用いてマスク層を除去する（図 5 (d)）。なお図 5 (e) は図 5 (d) の上面図である。

【0020】

図 6 は上シールド電極 14 と下シールド電極 15 の作製方法を説明する図である。不純物のドーピングにより導電性を付与した、結晶方位が $\langle 100 \rangle$ のシリコンウエハを用意する（図 6 (a)）。100 μm の厚さまで研磨した後、レジストを塗布し、フォトリソグラフィーにより開口及びアライメント溝の部分のパターンを形成する（図 6 (b)）。最後に、高アスペクト比の加工のできる高密度プラズマを用いたドライエッチング装置を用いて、シリコンのエッチングを行い、複数の開口を形成した後、レジストを除去する（図 6 (c)）。図 6 (d)

は図 6 (c) の上面図である。

【 0 0 2 1 】

以上のようにして作製した各電極を用いて組立てを行う。最初に、上電極 1 1 とシールド電極 1 4 を接合し、これと中間電極 1 2 を接合する。これとシールド電極 1 5 を接合、最後に下電極 1 3 を接合することで、電子光学系アレイが完成する。

【 0 0 2 2 】

<電子ビーム露光装置>

次に、上記電子光学系アレイを用いたシステム例として、マルチビーム型の荷電粒子露光装置（電子ビーム露光装置）の実施例を説明する。図 7 は全体システムの概略図である。図中、荷電粒子源である電子銃 501 はカソード 501 a、グリッド 501 b、アノード 501 c から構成される。カソード 501 a から放射された電子はグリッド 501 b、アノード 501 c の間でクロスオーバー像を形成する（以下、このクロスオーバー像を電子源 ES と記す）。この電子源 ES から放射される電子ビームは、コンデンサーレンズである照射電子光学系 502 を介して補正電子光学系 503 に照射される。照射電子光学系 502 は、それぞれが 3 枚の開口電極からなる電子レンズ（ユニポテンシャルレンズ） 521, 522 で構成される。補正電子光学系 503 は電子源 ES の中間像を複数形成するものであり、詳細は後述する。補正電子光学系 503 で形成された各中間像は投影電子光学系 504 によって縮小投影され、被露光面であるウエハ 505 上に電子源 ES 像を形成する。投影電子光学系 504 は、第 1 投影レンズ 541 (543) と第 2 投影レンズ 542 (544) とからなる対称磁気タブレットで構成される。506 は補正電子光学系 503 の要素電子光学系アレイからの複数の電子ビームを偏向させて、複数の光源像を同時にウエハ 505 上で X, Y 方向に変位させる偏向器である。507 は偏向器 506 を作動させた際に発生する偏向収差による光源像のフォーカス位置のずれを補正するダイナミックフォーカスコイルであり、508 は偏向により発生する偏向収差の非点収差を補正するダイナミックスティグコイルである。509 はウエハ 505 を載置して、光軸 AX (Z 軸) 方向と Z 軸回りの回転方向に移動可能な θ -Z ステージであって、その上にはステージの基準板 510 が固設されている。511 は θ -Z ステージを載置し、光軸 AX (Z 軸) と直交する X Y 方向に移動可能な X Y ス

ページである。512は電子ビームによって基準板510上のマークが照射された際に生じる反射電子を検出する反射電子検出器である。

【 0 0 2 3 】

図 8 は補正電子光学系503の詳細を説明する図である。補正電子光学系503は、光軸に沿ってアパーチャアレイAA、ブランカーアレイBA、要素電子光学系アレイユニットLAU、ストッパアレイSAで構成される。図 8 の (A) は電子銃501側から補正電子光学系503を見た図、(B) はAA' 断面図である。アパーチャアレイAAは図 8 (A) に示すように基板に複数の開口が規則正しく配列 (8×8) 形成され、照射される電子ビームを複数 (64 本) の電子ビームに分割する。ブランカーアレイBAはアパーチャアレイAAで分割された複数の電子ビームを個別に偏向する偏向器を一枚の基板上に複数並べて形成したものである。要素電子光学系アレイユニットLAUは、同一平面内に複数の電子レンズを2次元配列して形成した電子レンズアレイである第1電子光学系アレイLA1、及び第2電子光学系アレイLA2で構成される。これら各電子光学系アレイLA1, LA2は上述の実施例で説明した構造を備え、上述する方法で作製されたものである。要素電子光学系アレイユニットLAUは共通のZ方向の軸に並ぶ、第1電子レンズアレイLA1の電子レンズと第2電子レンズアレイLA2の電子レンズとで一つの要素電子光学系ELを構成する。ストッパアレイSAは、アパーチャアレイAAと同様に基板に複数の開口が形成されている。そして、ブランカーアレイBAで偏向されたビームだけがストッパアレイSAで遮断され、ブランカーアレイの制御によって各ビーム個別に、ウェハ505へのビーム入射のON/OFFの切り替えがなされる。

【 0 0 2 4 】

本実施例の荷電粒子線露光装置によれば、補正電子光学系に上記説明したような優れた電子光学系アレイを用いることで、極めて露光精度の高い装置を提供することでき、これによって製造するデバイスの集積度を従来以上に向上させることができる。

【 0 0 2 5 】

<半導体生産システムの実施例>

次に、上記露光装置を用いた半導体デバイス (ICやLSI等の半導体チップ

、液晶パネル、CCD、薄膜磁気ヘッド、マイクロマシン等）の生産システムの例を説明する。これは半導体製造工場に設置された製造装置のトラブル対応や定期メンテナンス、あるいはソフトウェア提供などの保守サービスを、製造工場外のコンピュータネットワークを利用して行うものである。

【 0 0 2 6 】

図9は全体システムをある角度から切り出して表現したものである。図中、101は半導体デバイスの製造装置を提供するベンダー（装置供給メーカー）の事業所である。製造装置の実例として、半導体製造工場で使用する各種プロセス用の半導体製造装置、例えば、前工程用機器（露光装置、レジスト処理装置、エッチング装置等のリソグラフィ装置、熱処理装置、成膜装置、平坦化装置等）や後工程用機器（組立て装置、検査装置等）を想定している。事業所101内には、製造装置の保守データベースを提供するホスト管理システム108、複数の操作端末コンピュータ110、これらを結ぶでイントラネットを構築するローカルエリアネットワーク（LAN）109を備える。ホスト管理システム108は、LAN109を事業所の外部ネットワークであるインターネット105に接続するためのゲートウェイと、外部からのアクセスを制限するセキュリティ機能を備える。

【 0 0 2 7 】

一方、102～104は、製造装置のユーザーとしての半導体製造メーカーの製造工場である。製造工場102～104は、互いに異なるメーカーに属する工場であっても良いし、同一のメーカーに属する工場（例えば、前工程用の工場、後工程用の工場等）であっても良い。各工場102～104内には、夫々、複数の製造装置106と、それらを結んでイントラネットを構築するローカルエリアネットワーク（LAN）111と、各製造装置106の稼動状況を監視する監視装置としてホスト管理システム107とが設けられている。各工場102～104に設けられたホスト管理システム107は、各工場内のLAN111を工場の外部ネットワークであるインターネット105に接続するためのゲートウェイを備える。これにより各工場のLAN111からインターネット105を介してベンダー101側のホスト管理システム108にアクセスが可能となり、ホスト管理システム108のセキュリティ機能によって限られたユーザーだけがアクセスが許可となっている。具体的には、インターネット105を介し

て、各製造装置106の稼動状況を示すステータス情報（例えば、トラブルが発生した製造装置の症状）を工場側からベンダー側に通知する他、その通知に対応する応答情報（例えば、トラブルに対する対処方法を指示する情報、対処用のソフトウェアやデータ）や、最新のソフトウェア、ヘルプ情報などの保守情報をベンダー側から受け取ることができる。各工場102～104とベンダー101との間のデータ通信および各工場内のLAN111でのデータ通信には、インターネットで一般的に使用されている通信プロトコル（TCP/IP）が使用される。なお、工場外の外部ネットワークとしてインターネットを利用する代わりに、第三者からのアクセスができずにセキュリティの高い専用線ネットワーク（ISDNなど）を利用することもできる。また、ホスト管理システムはベンダーが提供するものに限らずユーザーがデータベースを構築して外部ネットワーク上に置き、ユーザーの複数の工場から該データベースへのアクセスを許可するようにしてもよい。

【 0 0 2 8 】

さて、図10は本実施形態の全体システムを図9とは別の角度から切り出して表現した概念図である。先の例ではそれぞれが製造装置を備えた複数のユーザー工場と、該製造装置のベンダーの管理システムとを外部ネットワークで接続して、該外部ネットワークを介して各工場の生産管理や少なくとも1台の製造装置の情報をデータ通信するものであった。これに対し本例は、複数のベンダーの製造装置を備えた工場と、該複数の製造装置のそれぞれのベンダーの管理システムとを工場外の外部ネットワークで接続して、各製造装置の保守情報をデータ通信するものである。図中、201は製造装置ユーザー（半導体デバイス製造メーカー）の製造工場であり、工場の製造ラインには各種プロセスを行う製造装置、ここでは例として露光装置202、レジスト処理装置203、成膜処理装置204が導入されている。なお図7では製造工場201は1つだけ描いているが、実際は複数の工場が同様にネットワーク化されている。工場内の各装置はLAN206で接続されてイントラネットを構成し、ホスト管理システム205で製造ラインの稼動管理がされている。一方、露光装置メーカー210、レジスト処理装置メーカー220、成膜装置メーカー230などベンダー（装置供給メーカー）の各事業所には、それぞれ供給した機器の遠隔保守を行なうためのホスト管理システム211,221,231を備え、これ

らは上述したように保守データベースと外部ネットワークのゲートウェイを備える。ユーザーの製造工場内の各装置を管理するホスト管理システム205と、各装置のベンダーの管理システム211,221,231とは、外部ネットワーク200であるインターネットもしくは専用線ネットワークによって接続されている。このシステムにおいて、製造ラインの一連の製造機器の中のどれかにトラブルが起きると、製造ラインの稼動が休止してしまうが、トラブルが起きた機器のベンダーからインターネット200を介した遠隔保守を受けることで迅速な対応が可能で、製造ラインの休止を最小限に抑えることができる。

【 0 0 2 9 】

半導体製造工場に設置された各製造装置はそれぞれ、ディスプレイと、ネットワークインターフェースと、記憶装置にストアされたネットワークアクセス用ソフトウェアならびに装置動作のソフトウェアを実行するコンピュータを備える。記憶装置としては内蔵メモリやハードディスク、あるいはネットワークファイルサーバーなどである。上記ネットワークアクセス用ソフトウェアは、専用又は汎用のウェブブラウザを含み、例えば図11に一例を示す様な画面のユーザーインターフェースをディスプレイ上に提供する。各工場で製造装置を管理するオペレータは、画面を参照しながら、製造装置の機種（401）、シリアルナンバー（402）、トラブルの件名（403）、発生日（404）、緊急度（405）、症状（406）、対処法（407）、経過（408）等の情報を画面上の入力項目に入力する。入力された情報はインターネットを介して保守データベースに送信され、その結果の適切な保守情報が保守データベースから返信されディスプレイ上に提示される。またウェブブラウザが提供するユーザーインターフェースはさらに図示のごとくハイパーリンク機能（410～412）を実現し、オペレータは各項目の更に詳細な情報にアクセスしたり、ベンダーが提供するソフトウェアライブラリから製造装置に使用する最新バージョンのソフトウェアを引出したり、工場のオペレータの参考にする操作ガイド（ヘルプ情報）を引出したりすることができる。

【 0 0 3 0 】

次に上記説明した生産システムを利用した半導体デバイスの製造プロセスを説明する。図12は半導体デバイスの全体的な製造プロセスのフローを示す。ステ

ップ1（回路設計）では半導体デバイスの回路設計を行なう。ステップ2（露光制御データ作製）では設計した回路パターンに基づいて露光装置の露光制御データを作製する。一方、ステップ3（ウエハ製造）ではシリコン等の材料を用いてウエハを製造する。ステップ4（ウエハプロセス）は前工程と呼ばれ、上記用意したマスクとウエハを用いて、リソグラフィ技術によってウエハ上に実際の回路を形成する。次のステップ5（組み立て）は後工程と呼ばれ、ステップ4によって作製されたウエハを用いて半導体チップ化する工程であり、アセンブリ工程（ダイシング、ボンディング）、パッケージング工程（チップ封入）等の組立て工程を含む。ステップ6（検査）ではステップ5で作製された半導体デバイスの動作確認テスト、耐久性テスト等の検査を行なう。こうした工程を経て半導体デバイスが完成し、これを出荷（ステップ7）する。前工程と後工程はそれぞれ専用の別の工場で行い、これらの工場毎に上記説明した遠隔保守システムによって保守がなされる。また前工程工場と後工程工場との間でも、インターネットまたは専用線ネットワークを介して生産管理や装置保守のための情報がデータ通信される。

【 0 0 3 1 】

図 1 3 は上記ウエハプロセスの詳細なフローを示す。ステップ11（酸化）ではウエハの表面を酸化させる。ステップ12（CVD）ではウエハ表面に絶縁膜を成膜する。ステップ13（電極形成）ではウエハ上に電極を蒸着によって形成する。ステップ14（イオン打込み）ではウエハにイオンを打ち込む。ステップ15（レジスト処理）ではウエハに感光剤を塗布する。ステップ16（露光）では上記説明した露光装置によってマスクの回路パターンをウエハに焼付露光する。ステップ17（現像）では露光したウエハを現像する。ステップ18（エッチング）では現像したレジスト像以外の部分を削り取る。ステップ19（レジスト剥離）ではエッチングが済んで不要となったレジストを取り除く。これらのステップを繰り返し行なうことによって、ウエハ上に多重に回路パターンを形成する。各工程で使用する製造機器は上記説明した遠隔保守システムによって保守がなされているので、トラブルを未然に防ぐと共に、もしトラブルが発生しても迅速な復旧が可能で、従来に比べて半導体デバイスの生産性を向上させることができる。

【 0 0 3 2 】

【発明の効果】

本発明によれば、小型化、高精度化、信頼性といった各種条件を高いレベルで実現した電子光学系アレイを提供することができる。

そして、これを用いた高精度な露光装置、生産性に優れたデバイス製造方法、半導体デバイス生産工場などを提供することができる。

【図面の簡単な説明】

【図 1】

電子光学系アレイの構造を説明する図

【図 2】

上電極および下電極の作製方法を説明する図

【図 3】

中間電極の作製方法を説明する図

【図 4】

電子光学系アレイの別の例を説明する図

【図 5】

上電極および下電極の作製方法を説明する図

【図 6】

シールド電極の作製方法を説明する図

【図 7】

マルチ電子ビーム型露光装置の全体図

【図 8】

補正電子光学系の詳細を説明する図

【図 9】

半導体デバイス生産システムの例をある角度から見た概念図

【図 10】

半導体デバイス生産システムの例を別の角度から見た概念図

【図 11】

ディスプレイ上のユーザーインターフェースを示す図

【図 12】

半導体デバイスの製造プロセスのフローを説明する図

【図 1 3】

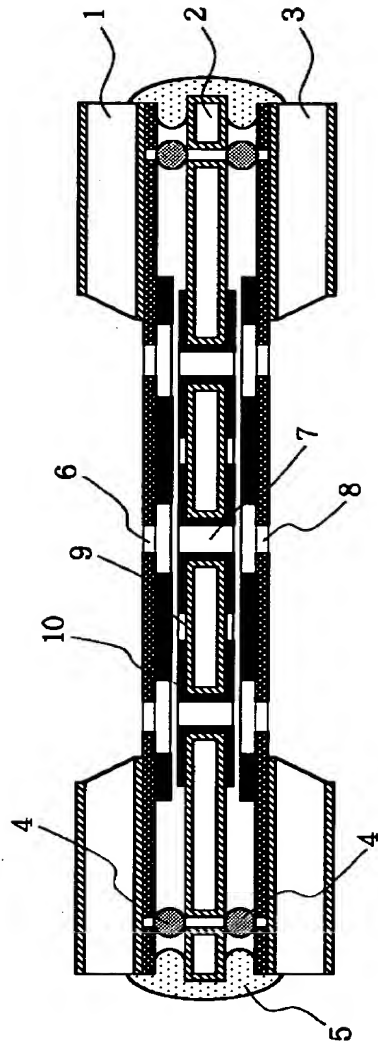
ウエハプロセスの詳細を説明する図

【符号の説明】

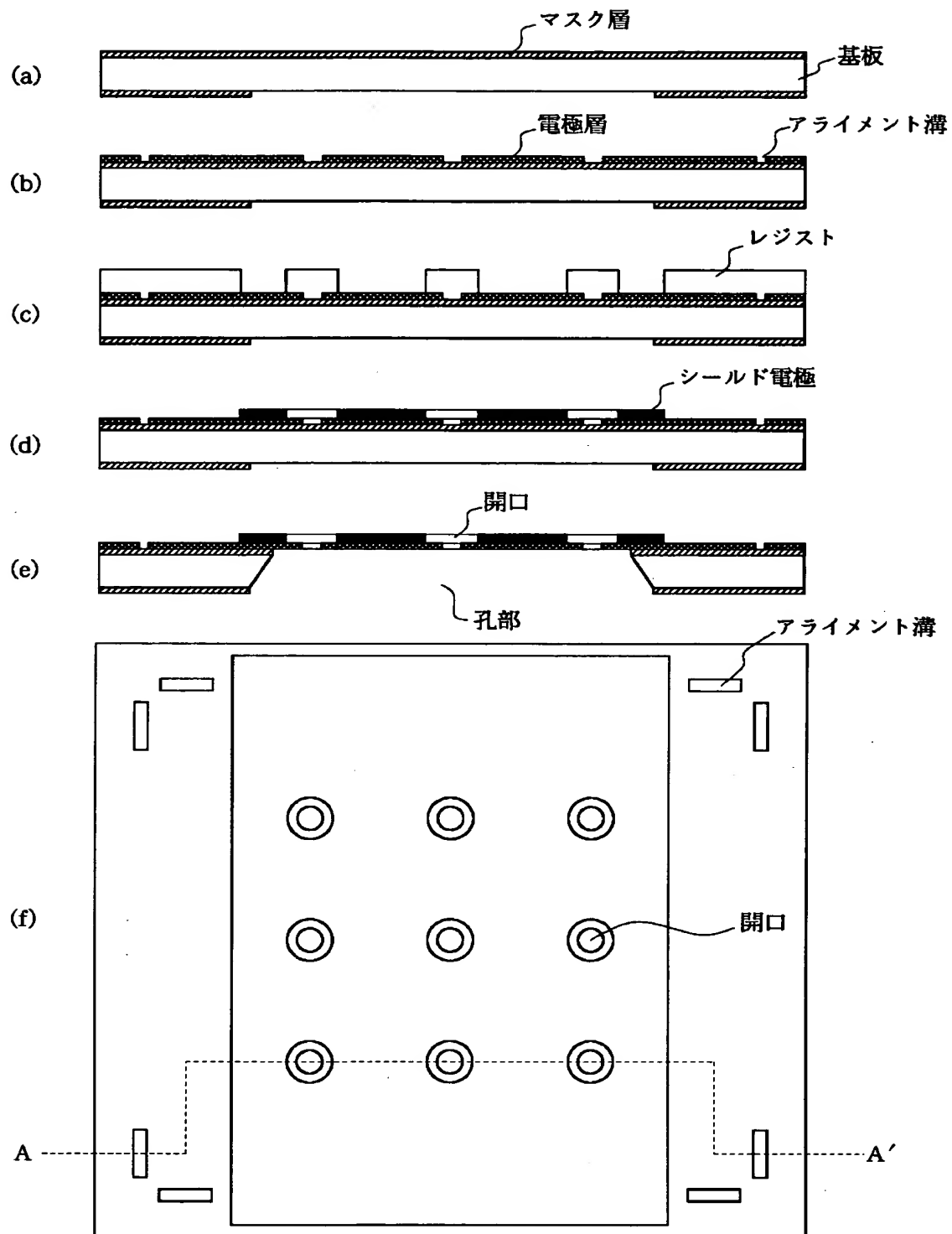
- 1 上電極素子
- 2 中間電極素子
- 3 下電極素子
- 4 スペース
- 5 接着剤
- 6 上電極の開口
- 7 中間電極の貫通孔
- 8 下電極の開口
- 9 絶縁膜
- 1 0 分割電極

【書類名】 図面

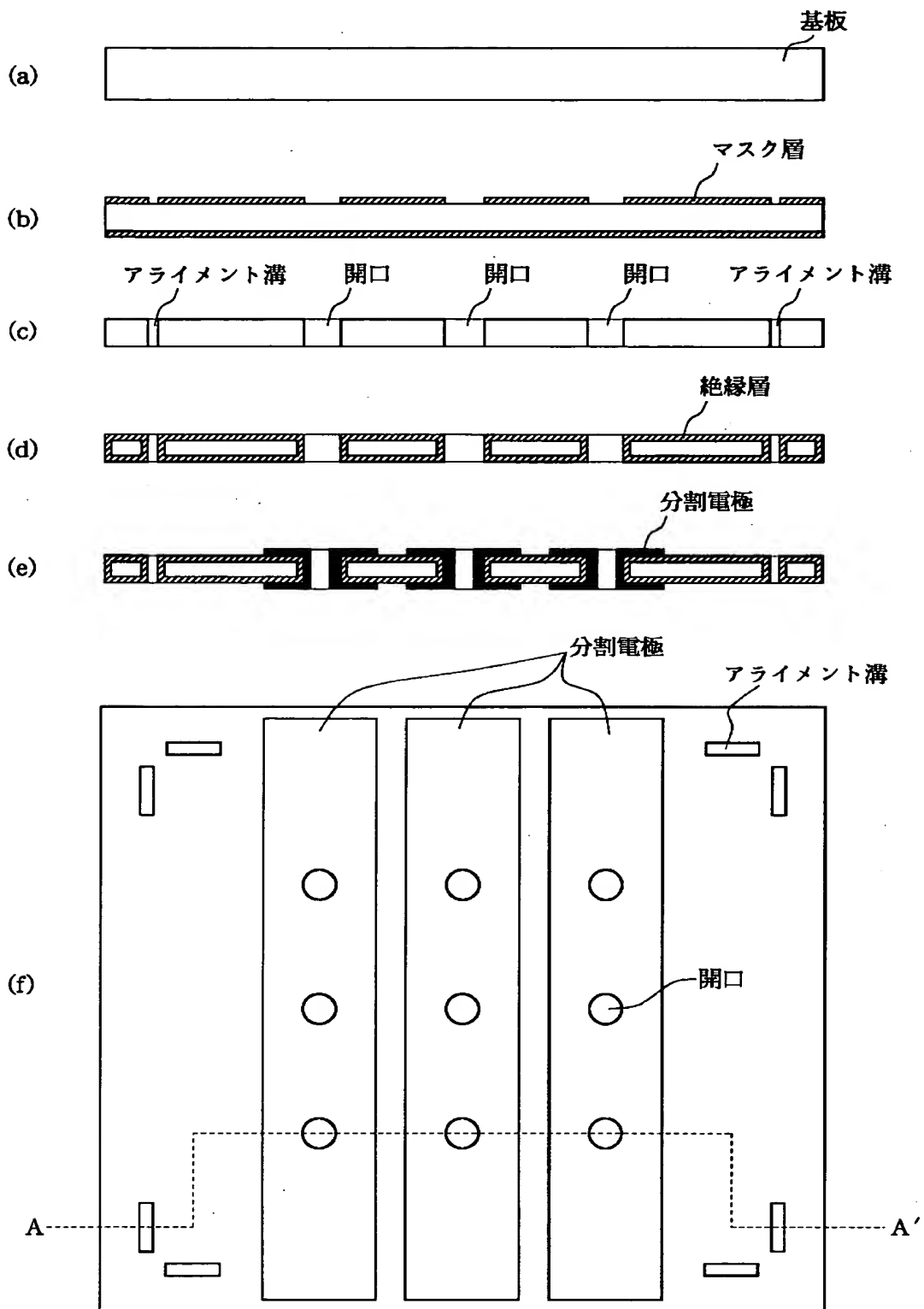
【図 1】



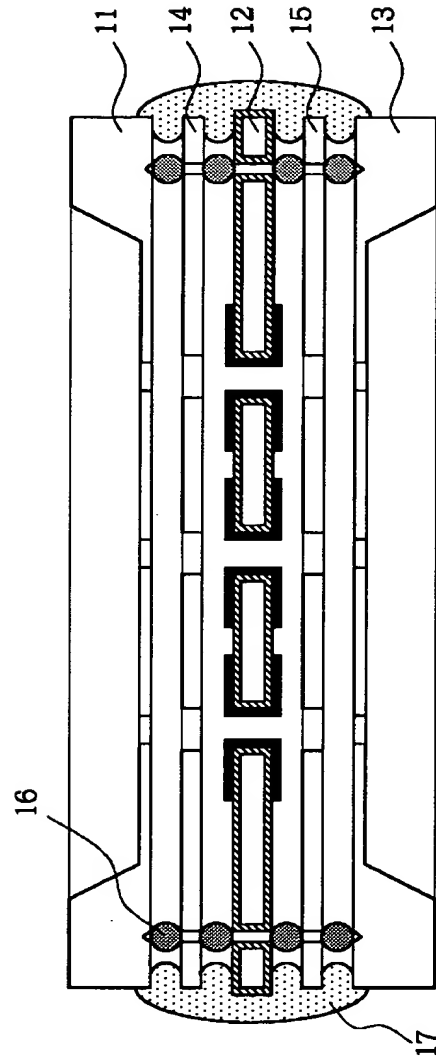
【図 2】



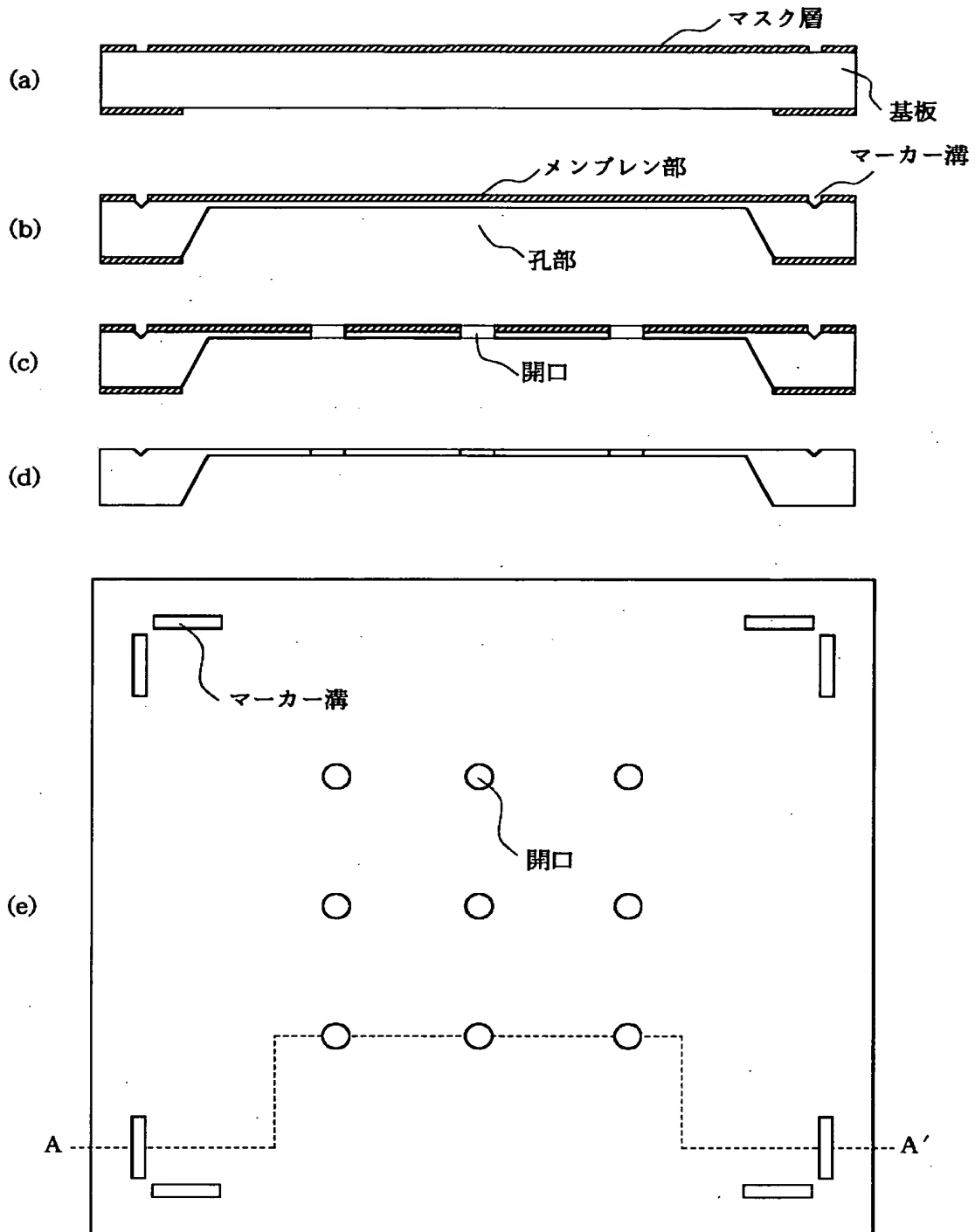
【図 3】



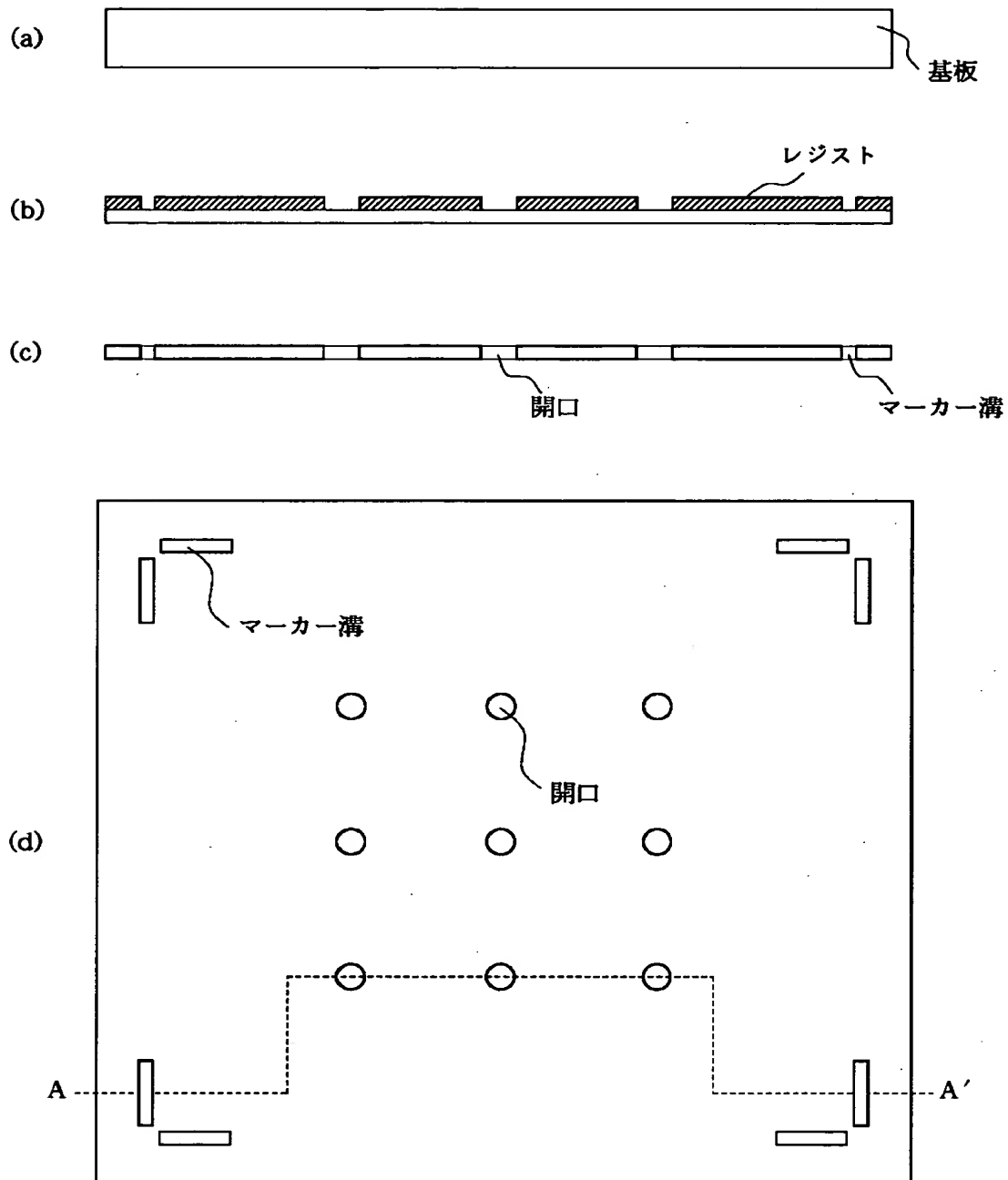
【図4】



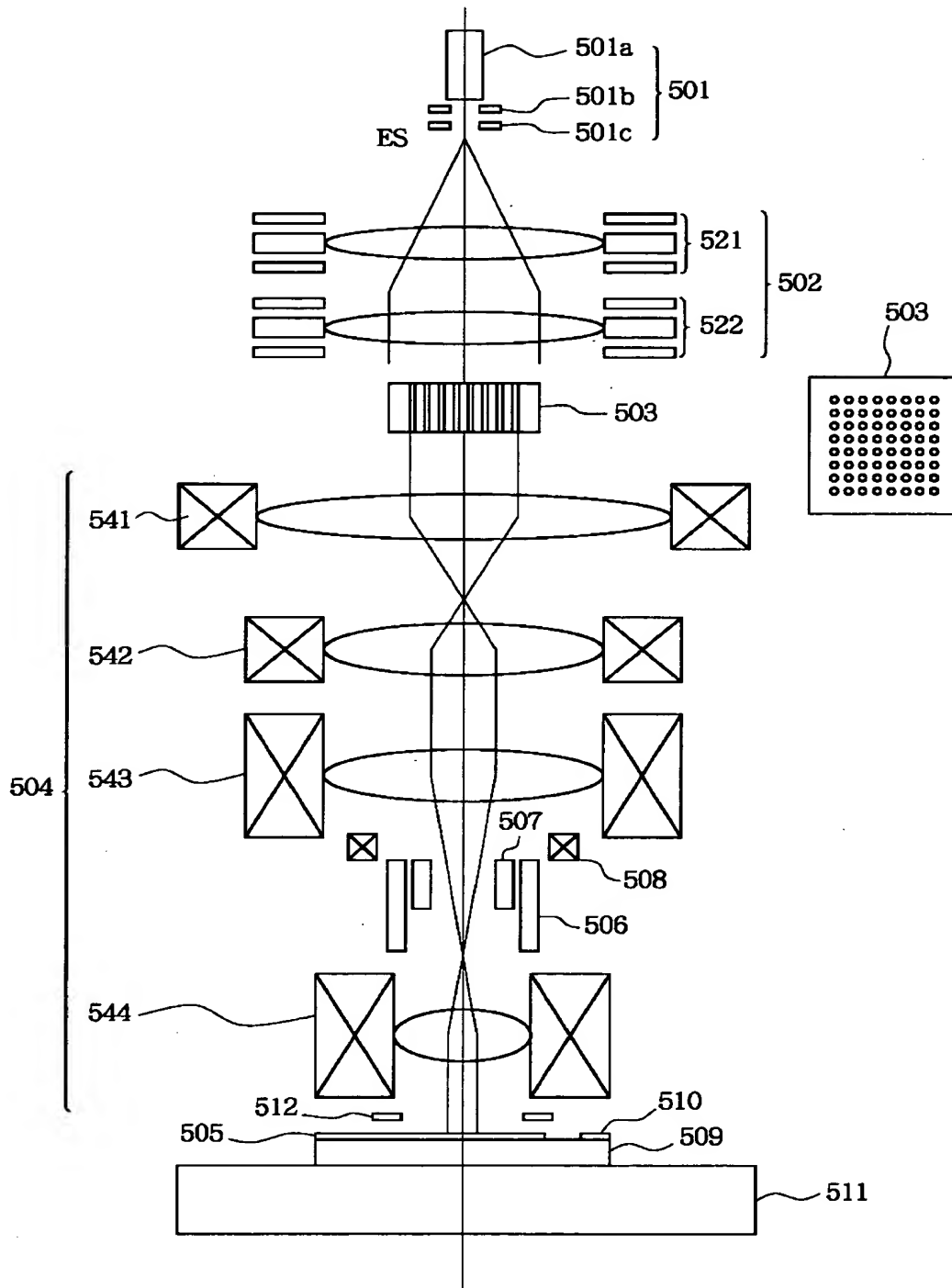
【図 5】



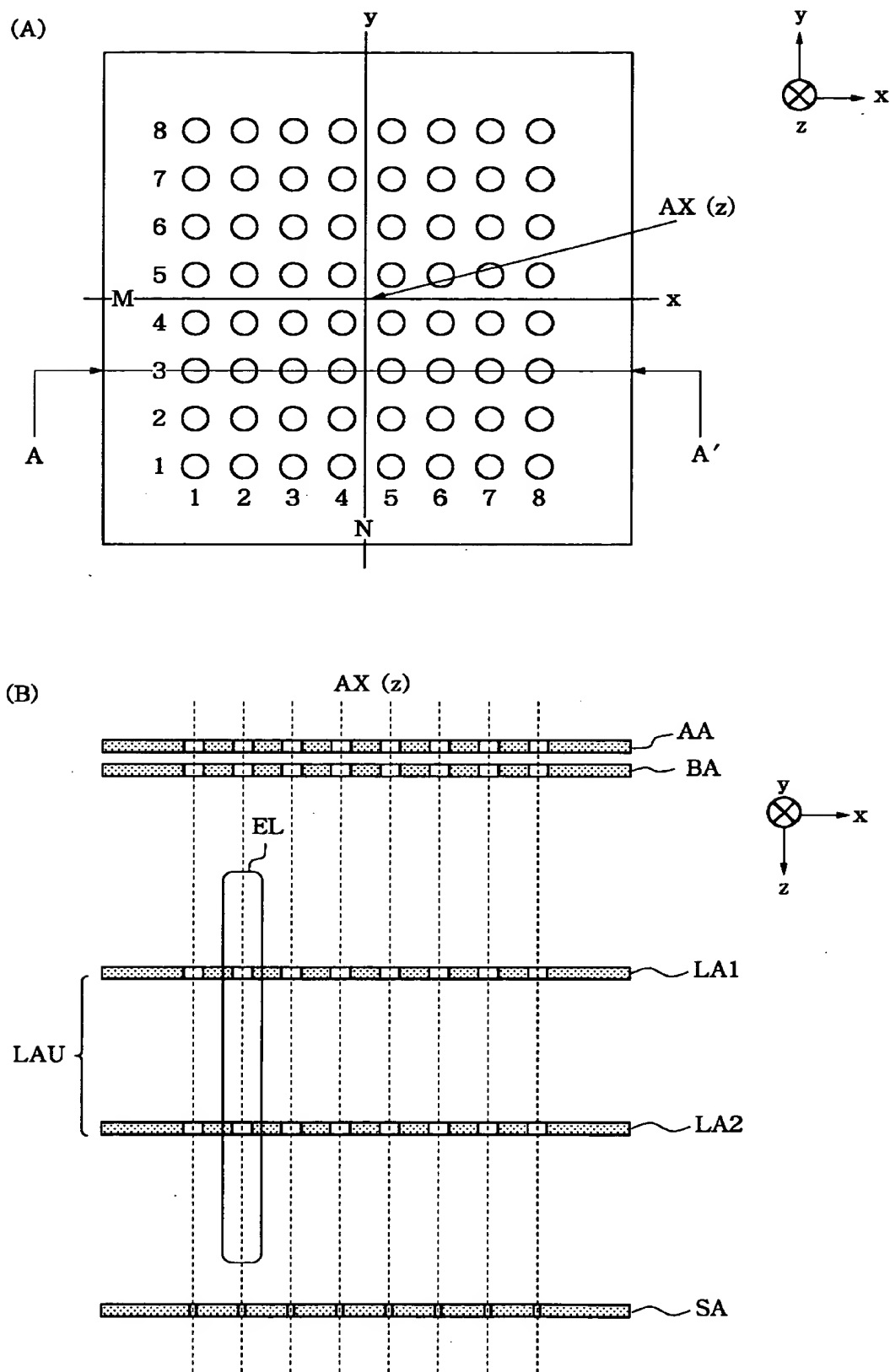
【図 6】



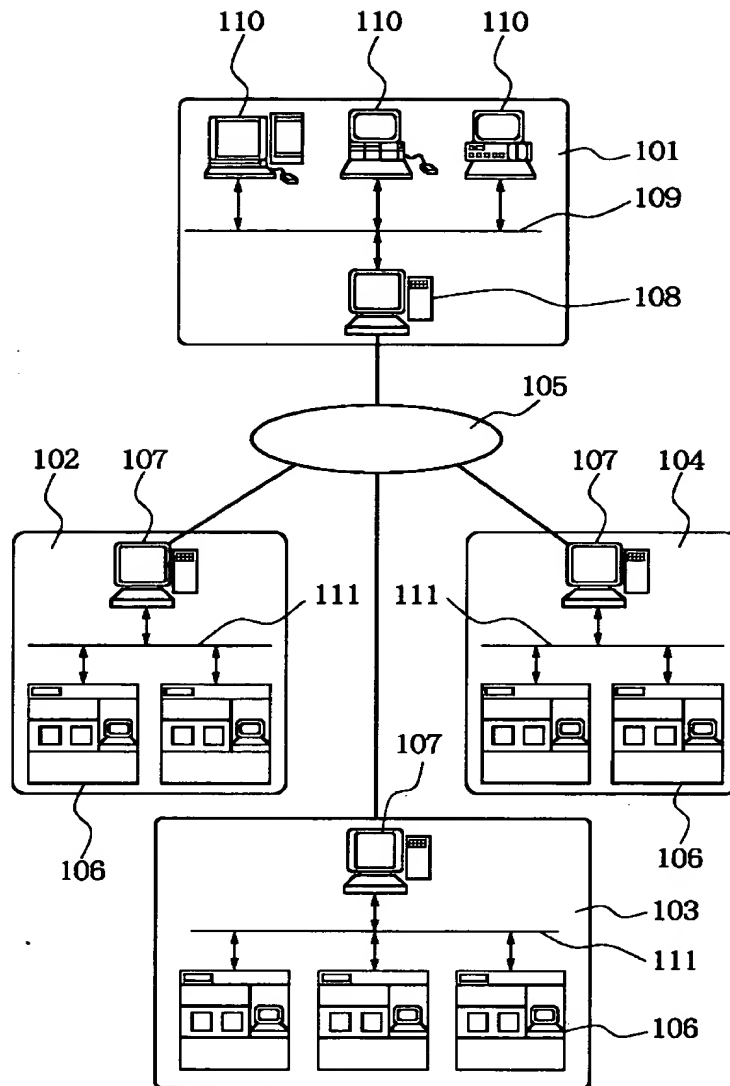
【圖 7】



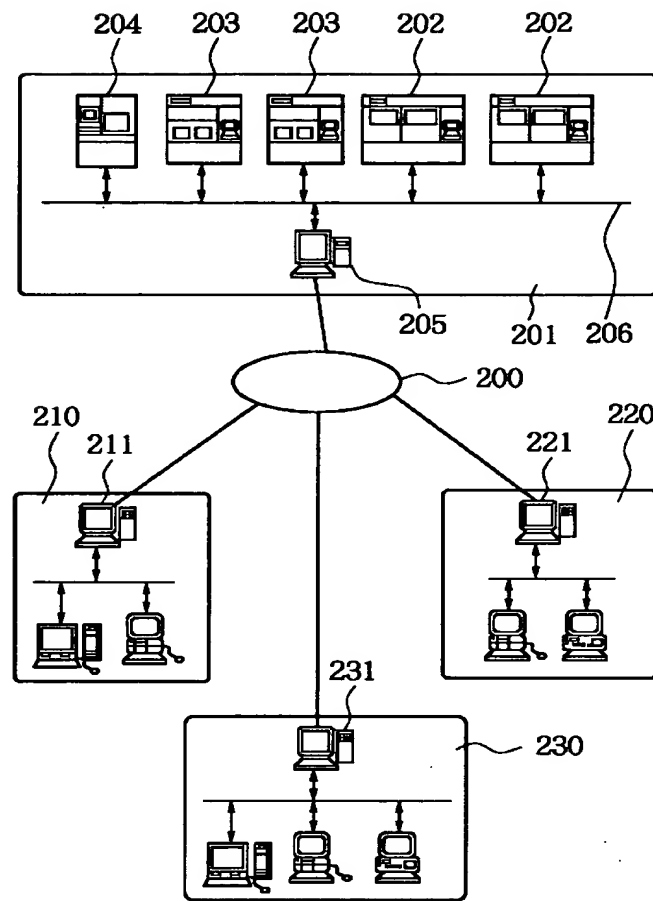
【図8】



【図 9】



【図 1 0】



【図 1 1】

URL
<http://www.maintain.co.jp/db/input.html>

トラブルDB入力画面

発生日
2000/3/15
404

機種

401

件名
動作不良(立上時エラー)
403

機器S/N
465NS4580001
402

緊急度
D
405

症状
電源投入後LEDが点滅し続ける
406

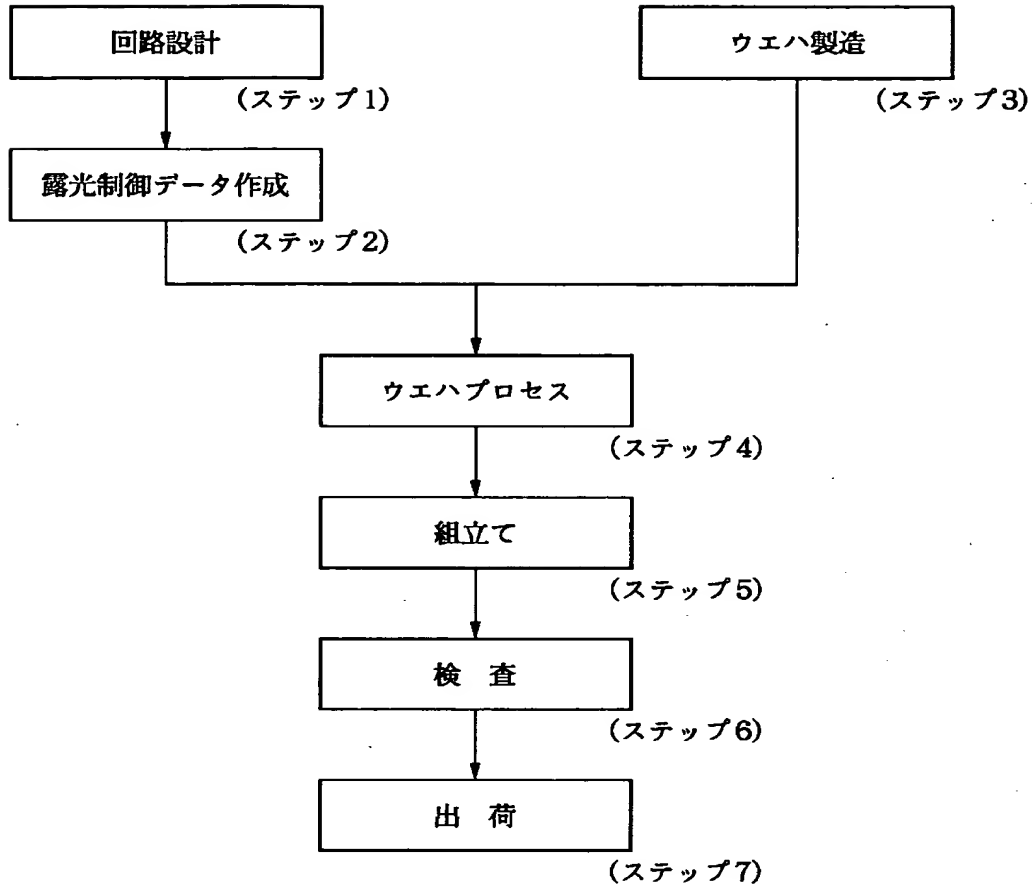
対処法
電源再投入(起動時に赤ボタンを押下)
407

経過
暫定対処済み
408

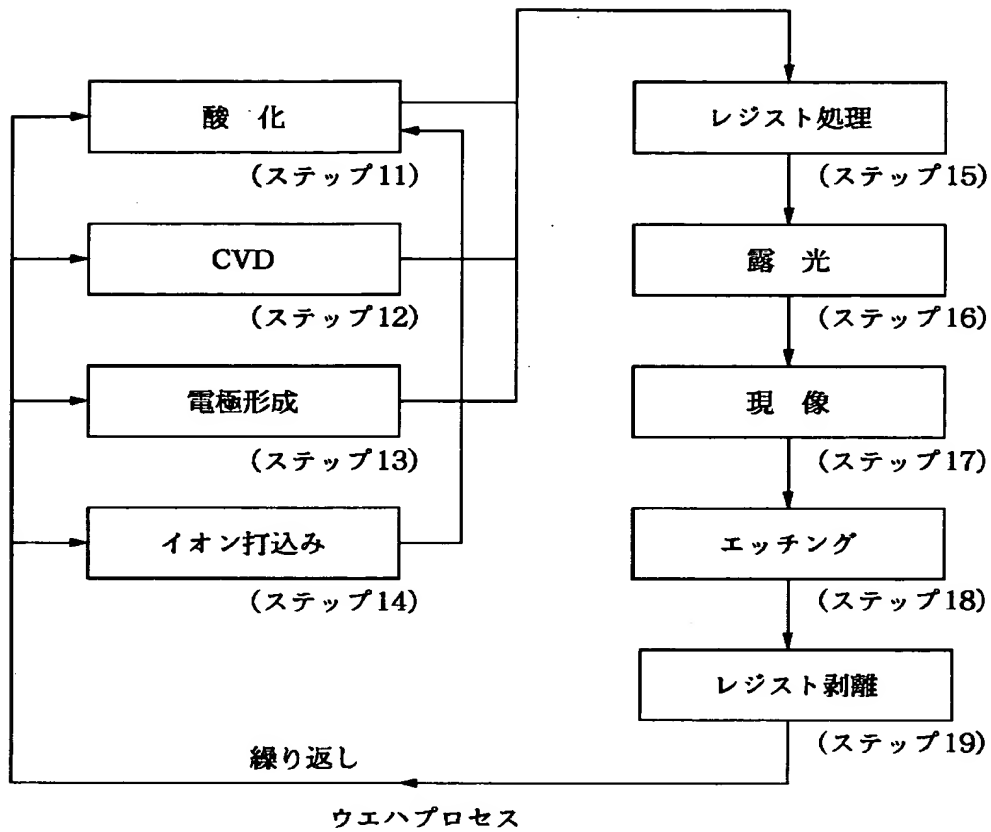
410

[結果一覧データベースへのリンク](#)
[ソフトウェアライブラリ](#)
[操作ガイド](#)
411
412

【図 1 2】



【図13】



【書類名】 要約書

【要約】

【課題】 小型化、高精度化、信頼性といった各種条件を高いレベルで実現した電子光学系アレイの提供。

【解決手段】 それぞれが複数の開口を備え、順に積層された上電極素子、中間電極素子、下電極素子を備えた電子光学系アレイであって、前記電極素子の少なくとも1つは複数の貫通孔が形成された基板と、該基板の表面に形成された絶縁層と、該絶縁層の上に形成された電極とを有し、該電極は、前記複数それぞれの貫通孔の側面及び該貫通孔近傍の基板面に形成されている。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000001007]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都大田区下丸子3丁目30番2号
氏 名	キヤノン株式会社